

Family list**4 family members for:****JP10096962**

Derived from 3 applications.

[Back to JP1](#)

- 1 LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION**
Publication Info: JP3116221B2 B2 - 2000-12-11
JP10096962 A - 1998-04-14
- 2 No English title available**
Publication Info: KR209620 B1 - 1999-07-15
- 3 LCD having contact electrode coupling gate electrode of first pixel to region active layer of second pixel region**
Publication Info: US6067132 A - 2000-05-23

Data supplied from the *esp@cenet* database - Worldwide

LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

Publication number: JP10096962

Publication date: 1998-04-14

Inventor: HON GYU KIM

Applicant: LG ELECTRONICS INC

Classification:

- international: G02F1/1362; G02F1/1368; H01L21/84; H01L27/12;
G02F1/13; H01L21/70; H01L27/12; (IPC1-7):
G02F1/136; G09F9/30

- european: G02F1/1362C; G02F1/1368; H01L21/84; H01L27/12

Application number: JP19970230798 19970827

Priority number(s): KR19960037539 19960831

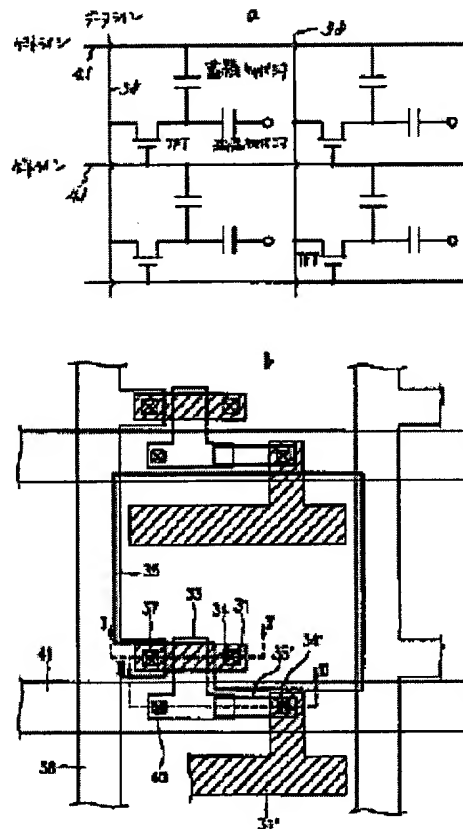
Also published as:

US6067132 (A)

Report a data error he

Abstract of JP10096962

PROBLEM TO BE SOLVED: To improve the opening rate and to obtain high image quality by forming an active layer, a gate insulating layer and a pixel electrode to constitute a storage capacitor. **SOLUTION:** A first active layer 31 is formed along a gate line 41 on a substrate in one corner of a rectangle surrounded by the gate line 41 and a data line 38, and a second active layer 31' is formed along a gate line facing the gate line 41 near which the first active layer 31 is formed. A gate electrode 33 is formed between the source region and drain region of the first active layer 31, and the gate electrode 33 is connected to the gate line 41. A first pixel electrode 25 is formed in such a manner that a part of the electrode 35 is in contact with the drain region of the first active layer 31. In this case, a second pixel electrode 35' is formed under the gate line 41 and the second pixel electrode 35' connects the gate electrode 33 and the second active layer 31' where a storage capacitor is formed.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-96962

(43) 公開日 平成10年(1998) 4月14日

(51) Int. Cl. ⁶	識別記号	F I
G02F 1/136	500	G02F 1/136 500
G09F 9/30	338	G09F 9/30 338

審査請求 有 請求項の数10 O L (全10頁)

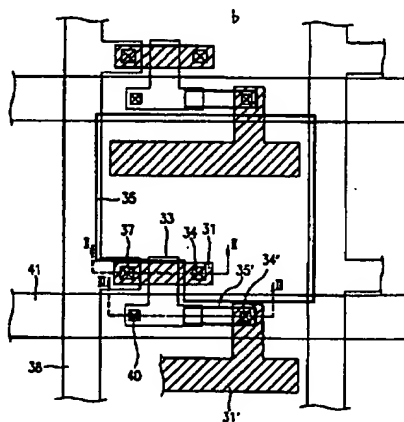
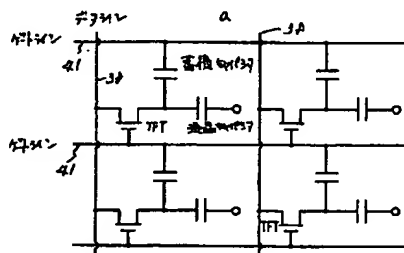
(21) 出願番号	特願平9-230798	(71) 出願人	590001669 エルジー電子株式会社 大韓民国, ソウル特別市永登浦区汝矣島洞 20
(22) 出願日	平成9年(1997) 8月27日	(72) 発明者	ホン・ギョ・キム 大韓民国・キョンギード・アンヤン-シ・ ドンアン-ク・ホゲ3-ドン・813・ソゴ ン アパートメント 3-107
(31) 優先権主張番号	37539/1996	(74) 代理人	弁理士 山川 政樹
(32) 優先日	1996年8月31日		
(33) 優先権主張国	韓国 (KR)		

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】 開口率を大幅に向上させた液晶表示装置を提供し、かつその製造方法を提供する。

【解決手段】 従来一緒に形成されていたトランジスタ領域とキャパシタ領域とを分離し、キャパシタを透明部材で形成させた。



【特許請求の範囲】

【請求項 1】 マトリックス状に配置された画素領域と、前記画素領域間に互いに直交するように配置される複数のゲートラインとデータラインとを有する液晶表示装置において、

基板上の第 1 領域に形成され、ソースとドレイン領域を有する第 1 活性層と、

前記基板上の第 2 領域に形成される第 2 活性層と、

前記第 1 活性層のソース領域とドレイン領域との間に形成され、前記ゲートラインに接続されて形成されるゲート電極と、

前記第 1 活性層のドレイン領域の一部を連結して画素領域に形成される第 1 画素電極と、

前記第 2 活性層に接続されて前記ゲート電極と連結されるように形成される第 2 画素電極と、を備えることを特徴とする液晶表示装置。

【請求項 2】 前記第 1 領域は薄膜トランジスタ形成領域であり、第 2 領域は蓄積キャパシタ形成領域であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 前記ゲート電極と前記ゲートラインとは互いに異なる物質で形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】 前記第 2 画素電極は前記ゲートラインの下側に位置することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】 前記第 2 画素電極は前記ゲートラインと重なることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】 基板上の第 1 領域に形成され、ソース領域とドレイン領域を有する第 1 活性層と、

前記基板上の第 2 領域に形成される第 2 活性層と、

前記第 1 活性層のソース領域とドレイン領域との間に形成され、前記ゲートラインに接続されるように形成されるゲート電極と、

前記第 1 活性層のドレイン領域の一部が連結されて、前記画素領域に形成される第 1 画素電極と、

前記第 2 活性層に接続され、前記データライン領域に形成される第 2 画素電極と、を備えることを特徴とする液晶表示装置。

【請求項 7】 薄膜トランジスタ及び蓄積キャパシタを有する液晶表示装置の製造方法において、

基板上の薄膜トランジスタ領域に第 1 活性層を形成し、蓄積キャパシタ形成領域に第 2 活性層を形成する段階と、

前記第 1、第 2 活性層上に第 1 絶縁層を形成し、前記薄膜トランジスタ形成領域にゲート電極を形成する段階と、

前記ゲート電極をマスクにして第 1 活性層に不純物をイオン注入して薄膜トランジスタのソース領域とドレイン領域を形成する段階と、

前記第 1 活性層のドレイン領域と一部が連結されるように第 1 画素電極を形成し、前記第 2 活性層と連結され且つゲート電極と連結されるように第 2 画素電極を形成する段階と、

前記第 1、第 2 画素電極を含めた基板の全面に第 2 絶縁層を形成し、前記第 1 活性層のソース領域に連結されるようにデータラインを形成する段階と、

前記データラインを含めた基板の全面に第 3 絶縁層を形成し、前記ゲート電極と連結されるようにゲートラインを形成する段階と、

前記ゲートラインを含めた基板の全面に保護膜を形成する段階と、を備えることを特徴とする液晶表示装置の製造方法。

【請求項 8】 前記ゲート電極は、不純物の含有される多結晶シリコンを使用することを特徴とする請求項 7 に記載の液晶表示装置の製造方法。

【請求項 9】 前記ゲートラインはメタルを使用することを特徴とする請求項 7 に記載の液晶表示装置の製造方法。

【請求項 10】 基板上の薄膜トランジスタ領域に第 1 活性層を形成し、蓄積キャパシタ形成領域に第 2 活性層を形成する段階と、

前記第 1、第 2 活性層上に第 1 絶縁層を形成し、前記薄膜トランジスタ領域にゲート電極を形成する段階と、

前記ゲート電極をマスクにして第 1 活性層に不純物をイオン注入して薄膜トランジスタのソース領域とドレイン領域を形成する段階と、

前記第 1 活性層のドレインと一部が連結されるように第 1 画素電極を形成し、前記第 2 活性層の所定領域と連結されるように第 2 画素電極を形成する段階と、

前記第 1、第 2 画素電極を含めた基板の全面に第 2 絶縁層を形成し、前記第 1 活性層のソース領域と連結され且つ第 2 画素電極と一体型にデータラインを形成する段階と、

前記データラインを含めた基板の全面に第 3 絶縁層を形成し、前記ゲート電極と連結されるようにゲートラインを形成する段階と、

前記ゲートラインを含めた基板の全面に保護膜を形成する段階と、を備えることを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】一般に、液晶表示装置は、薄膜トランジスタ (TFT) と画素電極とが配置される下側基板と、色相を表示するためのカラーフィルタ、共通電極、及びブラックマトリックス層が形成される上側基板と、そして上記の 2 つの基板の間に挟まれている液晶とで構成さ

れる。

【0003】かかる液晶表示装置の回路的な構成を図1に基づいて説明すると、一定間隔で一方向に複数のゲートラインが配列され、そのゲートラインと直角な方向に複数のデータラインが配列される。各ゲートラインとデータラインとの交差する箇所には、ゲートラインの信号に基づいてデータラインの信号を画素電極に加えるための薄膜トランジスタが接続されている。この薄膜トランジスタは全体としてマトリックス状に配置されている。また、画素電極には積層型の蓄積キャパシタと液晶層を誘電体とする液晶キャパシタが形成される。

【0004】以下、上記回路的構成を有する従来の技術の液晶表示装置及びその製造方法を添付図面にに基づき説明する。図2は従来の技術に従う液晶表示装置の下板を示すレイアウト図であり、図3、4は図2のI-I線上の液晶表示装置の製造工程を示す工程断面図である。図3aに示すように、ガラス或いは水晶等の透明絶縁基板1上に多結晶シリコンを形成し、パターニングして島状の活性層2を形成する。この活性層2は、薄膜トランジスタの活性領域として用いられ、蓄積キャパシタの電極としても用いられる。

【0005】図3bに示すように、全面に感光膜3を堆積し、パターニングして蓄積キャパシタの下部電極になる領域の活性層2を露出させ、感光膜3をマスクにして露出された活性層2にP又はB不純物をイオン注入する。次いで、感光膜3を除去し、活性層2を含めた基板1の全面に、図3cに示すように、ゲート絶縁膜4を形成する。そして、ゲート絶縁膜4を含めた基板1の全面に不純物の含有される多結晶シリコンを堆積し、その上にWSi_x又はMoSi_xのシリサイド系の物質を形成し、パターニングしてゲート電極5、5'及び蓄積キャパシタの上部電極5a、5a'を形成する。ゲート電極5、5'はゲートラインとして使われ、蓄積キャパシタの上部電極5a、5a'は共通電極として使われる。次いで、ゲート電極5、5'をマスクにして活性層2に不純物(P又はB)をイオン注入し、熱処理工程で注入された不純物イオンを活性化させて薄膜トランジスタのソース/ドレイン領域を形成する。

【0006】ゲート電極5、5'を含めた基板1の全面に第1層間絶縁膜6を堆積し、図3dに示すように、ゲート絶縁膜4及び第1層間絶縁膜6を選択的に除去して活性層2のソース領域が露出されるように第1接触ホール7を形成する。次いで、図4eに示すように、第1層間絶縁膜6を含めた基板1の全面に金属を堆積し、パターニングして第1接触ホール7を介して活性層2と連結されるようにデータライン8を形成する。

【0007】データライン8を含めた基板1の全面に第2層間絶縁膜9を堆積し、図4fに示すように、ゲート絶縁膜4及び第1、第2層間絶縁膜6、9を選択的に除去して、活性層2のドレイン領域が露出されるように第

2接触ホール10を形成する。次いで、図4gに示すように、第2層間絶縁膜9上にITO(Indium Tin Oxide)のような透明な電導性物質を堆積し、パターニングして第2接触ホール10を介して活性層2と連結されるように画素電極11を形成する。活性層2の内部の種々の欠陥を無くするために水素化処理(水素を活性層に入れ込む工程)を施す。次いで、図4hに示すように、画素電極11を含めた基板1の全面に保護膜12を堆積した後、パッドをオープンすることで、液晶表示装置の下板の制作を完了する。

【0008】上述したように、従来の技術に従う液晶表示装置は以下の問題があった。蓄積キャパシタが、活性層・ゲート絶縁膜・ゲート電極で積層構成され不透明であるため、蓄積キャパシタが占める面積(通常は15~25%)が大きくなるほど開口率が落ちる。ゲート電極物質として、不純物の含有される多結晶シリコン上にシリサイド系物質(WSi_x、MoSi_x等)を堆積して使用するが、そのシリサイド系物質の形成工程が困難であるだけでなく、一般金属より抵抗が大きくなる。蓄積キャパシタの下部電極領域を定めるために活性層上に設けた感光膜でパターニングして不純物をイオン注入するが、このときの感光膜除去工程が難しい。それだけでなく、感光膜の除去時に活性層の表面が損傷され、素子の特性が低下する。ゲート電極物質としてシリサイド系物質(WSi_x、MoSi_x等)を使用する場合、水素化工程(薄膜トランジスタにおいてデバイスの性能を向上させるために水素を半導体層へ入れる工程)時に、水素イオンが、ゲート電極を介してチャンネル領域に入らず、ゲート絶縁膜を介して側面へ拡散されるため、水素化工程に時間が余分にかかり、かつこれによってデバイスの性能が低下する。

【0009】

【発明が解決しようとする課題】本発明は、上記の従来の技術の問題点を解決するためになされたもので、開口率を大幅に向上させ液晶表示装置を提供するとともに、その液晶表示装置の製造方法を提供することが目的である。本発明の他の目的は、ゲートラインの抵抗を低くした液晶表示装置を提供し、かつその製造方法を提供することである。

【0010】

【課題を解決するための手段】本発明に従う液晶表示装置は、基板上の第1領域にソース及びドレイン領域を有する第1活性層と、基板上の第2領域に形成される第2活性層と、第1活性層のソース領域とドレイン領域との間に形成され、ゲートラインに接続されるように形成されるゲート電極と、第1活性層のドレイン領域に接触されて画素領域に形成される第1画素電極と、第2活性層に接触されてゲート電極と連結されるように形成される第2画素電極とを備えることを特徴とする。

【0011】本発明の製造方法は、基板上の薄膜トラン

ジスタ領域に第1活性層を形成し、蓄積キャパシタ形成領域に第2活性層を形成する段階と、第1、第2活性層上に第1絶縁層を形成し、薄膜トランジスタ形成領域にゲート電極を形成する段階と、ゲート電極をマスクにして第1活性層に不純物をイオン注入して薄膜トランジスタのソース領域とドレイン領域を形成する段階と、第1活性層のドレイン領域と連結されるように第1画素電極を形成し、第2活性層と連結され且つゲート電極と連結されるように第2画素電極を形成する段階と、第1、第2画素電極を含めた基板の全面に第2絶縁層を形成し、第1活性層のソース領域に連結されるようにデータラインを形成する段階と、データラインを含めた基板の全面に第3絶縁層を形成し、ゲート電極と連結されるようにゲートラインを形成する段階と、ゲートラインを含めた基板の全面に保護膜を形成する段階と、を備える。

【0012】本発明のさらに他の液晶表示装置は、基板上の第1領域にソース領域及びドレイン領域を有する第1活性層と、基板上の第2領域に形成される第2活性層と、第1活性層のソース領域とドレイン領域との間に形成され、ゲートラインに接続されるように形成されるゲート電極と、第1活性層のドレイン領域に接続されて画素領域に形成される第1画素電極と、第2活性層に接続されてデータライン領域に形成される第2画素電極とを備えることを特徴とする。

【0013】本発明のさらに他の製造方法は、基板上の薄膜トランジスタ領域に第1活性層を形成し、蓄積キャパシタ形成領域に第2活性層を形成する段階と、第1、第2活性層上に第1絶縁層を形成し、薄膜トランジスタ領域にゲート電極を形成する段階と、ゲート電極をマスクにして第1活性層に不純物をイオン注入して薄膜トランジスタのソース領域とドレイン領域を形成する段階と、第1活性層のドレインと連結されるように第1画素電極を形成し、第2活性層の所定領域と連結されるように第2画素電極を形成する段階と、第1、第2画素電極を含めた基板の全面に第2絶縁層を形成し、第1活性層のソース領域と連結され且つ第2画素電極と一体型でデータラインを形成する段階と、データラインを含めた基板の全面に第3絶縁層を形成し、ゲート電極と連結されるようにゲートラインを形成する段階と、ゲートラインを含めた基板の全面に保護膜を形成する段階とを備えることを特徴とする。

【0014】

【発明の実施の形態】以下、本発明の実施形態の液晶表示装置及びその製造方法を添付図面に基づき詳細に説明する。図5は、本発明の第1の実施の形態の液晶表示装置の回路図(あ)とレイアウト図(b)であり、図6、7は、図5bのII-II及びIII-III線上の液晶表示装置の製造工程を示す工程断面図である。そして、図8は、本発明の第2の実施の形態による液晶表示装置のレイアウト図で、図9、10は、図8のIV-IV、V-V、VI-

VI線上の液晶表示装置の製造工程を示す工程断面図である。

【0015】本発明の液晶表示装置の構造を図5に示す。一定間隔で複数のゲートライン41が配置され、ゲートライン41と直角に交差するように一定間隔で複数のデータライン38が配置されている。このゲートライン41とデータライン38とで囲まれた矩形の形状の一隅の基板上にゲートライン41に沿って第1活性層31が形成され、かつ前記第1活性層31が近くに形成されたゲートライン41と対向しているゲートラインに沿って第2活性層31'が形成されている。第2活性層31'はその一部がゲートラインに延びる突出部分を備えている。第1活性領域31は薄膜トランジスタ領域であり、そこにソース領域とドレイン領域を有する。一方、第2活性領域31'は蓄積キャパシタの形成される領域である。第1活性層31のソース領域とドレイン領域との間には、ゲート電極33が形成され、そのゲート電極はゲートライン41に連結されている。このゲート電極33はゲートラインの領域に形成された矩形の形状のほぼ中央部分が第1活性領域内に延びている。このゲート電極33とゲートライン41とは互いに異なる物質で形成される。この第1活性層31のドレイン領域に一部が接触するように第1画素電極35が形成されている。図示のように、この第1画素領域35は、第1活性領域が形成されている隅部分を除いた、ほぼゲートライン41とデータライン38とで囲まれた矩形領域である。そしてその周辺部はそれぞれのラインにわずかにかかっている。この第1画素電極31の図面上下側の辺に沿って、第2活性層31'の突出した部分のほぼ先端部分に連結されると共に、ゲート電極33にも連結されるようにして第2画素電極35'がゲートラインの領域にほぼ長方形の形状に形成される。この第2画素電極35'はゲートライン41の下側に位置し、この第2画素電極35'によりゲート電極33と蓄積キャパシタの形成される第2活性層31'とが互いに連結される。

【0016】以下、このような構成を有する本発明の第1の実施の形態に従う液晶表示装置の製造方法を説明する。まず、図6aに示すように、ガラス又は水晶のような透明絶縁基板30上の薄膜トランジスタ領域に第1活性層31を、画素領域に第2活性層31'を形成し所定の形状にパターニングする。そして、第1及び第2活性層31、31'上の全面にゲート絶縁膜32を形成する。次いで、図6bに示すように、ゲート絶縁膜32を含めた基板30の全面に第1ゲート電極物質を堆積し、パターニングしてゲート電極33を形成する。このとき、第1ゲート電極物質はB或いはPなどの不純物の含有される多結晶シリコンを使用する。このような多結晶シリコンでゲート電極33を形成する理由は、水素化工程(薄膜トランジスタの性能を向上させるために水素を活性層に入れ込む工程)を容易に行うためである。そし

7

て、ゲート電極 33 をマスクにして第 1 活性層 31 に不純物 (P 或いは B) をイオン注入してソース領域とドレイン領域を形成する。このとき、蓄積キャパシタが形成される部分の第 2 活性層 31' 内にも自動的に不純物イオンが注入されて、蓄積キャパシタの下部電極が形成される。その後、第 1 及び第 2 活性層 31、31' に注入された不純物イオンを熱処理して活性化させる。

【0017】次いで、図 6c に示すように、第 1 活性層 31 のドレイン領域の上のゲート絶縁膜 32 及び蓄積キャパシタの形成される第 2 活性層 31' の上のゲート絶縁膜 32 の一部分を除去して、第 1、第 2 接触ホール 34、34' を形成する。そして、図 6d に示すように、ITO (Indium Tin Oxide) のような透明な電導性物質を堆積し、パターニングして第 1 接触ホール 34 を介して第 1 活性層 31 のドレイン領域と連結されるように第 1 画素電極 35 を形成する。同時に、第 2 接触ホール 34' を介して蓄積キャパシタの形成される第 2 活性層 31' と連結され、かつゲート電極 33 と連結されるようにパターニングして第 2 画素電極 35' を形成する。

【0018】次いで、図 7e に示すように、第 1 及び第 2 画素電極 35、35' を含めた基板 30 の全面に第 1 層間絶縁膜 36 を堆積し、その第 1 層間絶縁膜 36 とゲート絶縁膜 32 を選択的に除去して第 1 活性層 31 のソース領域を露出するように第 3 接触ホール 37 を形成する。そして、図 7f に示すように、第 1 層間絶縁膜 36 を含めた基板 30 の全面に金属を堆積し、パターニングして第 3 接触ホール 37 を介して第 1 活性層 31 と連結されるようにデータライン 38 を形成する。次いで、データライン 38 を含めた基板 30 の全面に第 2 層間絶縁膜 39 を堆積し、第 1 及び第 2 層間絶縁膜 36、39 を選択的に除去してゲート電極 33 を露出するように第 4 接触ホール 40 を形成する。

【0019】そして、図 7g に示すように、第 2 層間絶縁膜 39 を含めた基板 30 の全面に第 2 ゲート電極物質を堆積し、パターニングして第 4 接触ホール 40 を介してゲート電極 33 と連結されるようにゲートライン 41 を形成する。このゲートライン 41 には、抵抗が非常に低い金属系物質を使用する。次いで、第 1 及び第 2 活性層 31、31' の内部の種々の欠陥を無くして薄膜トランジスタの性能を向上させるための水素化工程を行い、ゲートライン 41 を含めた基板 30 の全面に保護膜 42 を形成する。

【0020】次に、以下に本発明の第 2 の実施の形態の液晶表示装置を説明する。図 8 に示すように、本実施形態の液晶表示装置の構造は、一定間隔で複数のゲートライン 71 が形成され、ゲートライン 71 と直交するように複数のデータライン 68 が形成される。そして、ゲートライン 71 とデータライン 68 との形成された基板上の薄膜トランジスタ領域にソース領域とドレイン領域を有する第 1 活性層 61 が先の実施形態と同じように形成

8

され、かつ画素領域のゲートラインに沿った蓄積キャパシタ形成領域に第 2 活性層 61' が長方形に形成される。第 1 活性層 61 のソース領域とドレイン領域との間とゲートライン 71 とを結ぶようにゲート電極 63 が形成される。ゲート電極がゲートラインと電氣的に接続されるのはいうまでもない。このゲート電極 63 とゲートライン 71 とは互いに異なる物質で形成される。そして、第 1 活性層 61 のドレイン領域に接触されて画素領域に第 1 画素電極 65 が形成され、第 2 活性層 61' に接触されてデータライン 68 領域の下側でデータラインに沿って第 2 画素電極 65' が形成される。

【0021】以下、このような構成を有する本発明の第 2 の実施の形態の液晶表示装置の製造方法を説明する。まず、図 9a に示すように、ガラス或いは水晶のような透明絶縁基板 60 上の薄膜トランジスタ領域に第 1 活性層 61 を形成し、蓄積キャパシタが形成される領域に第 2 活性層 61' を形成して、それぞれ所定の形状にパターニングする。そして、第 1 及び第 2 活性層 61、61' 上の全面にゲート絶縁膜 62 を形成する。次いで、図 9b に示すように、ゲート絶縁膜 62 を含めた基板 60 の全面に第 1 ゲート電極物質を堆積し、パターニングしてゲート電極 63 を形成する。この際、第 1 ゲート電極物質は、B 或いは P 等の不純物の含有される多結晶シリコンを使用する。このように多結晶シリコンでゲート電極 63 を形成する理由は、水素化工程を容易に行うためである。そして、ゲート電極 63 をマスクにして不純物 (P 或いは B) をイオン注入して第 1 活性層 61 に薄膜トランジスタのソース領域とドレイン領域を形成する。同時に、第 2 活性層 61' 内にも不純物が自動的に注入されて蓄積キャパシタの下部電極が形成される。

【0022】次いで、図 9c に示すように、第 1 活性層 61 のドレイン領域の上のゲート絶縁膜 62 及び蓄積キャパシタの形成される第 2 活性層 61' の上のゲート絶縁膜 62 の一部分を除去して、第 1 及び第 2 接触ホール 64、64' を形成する。そして、図 9d に示すように、ITO のような透明電導性物質を堆積し、パターニングして、第 1 接触ホール 64 を介して第 1 活性層 61 のドレイン領域と連結されるように第 1 画素電極 65 を形成すると共に、第 2 接触ホール 64' を介して蓄積キャパシタの形成される第 2 活性層 61' と連結されるように第 2 画素電極 65' を形成する。

【0023】次いで、図 10e に示すように、第 1 及び第 2 画素電極 65、65' を含めた基板 60 の全面に第 1 層間絶縁膜 66 を堆積し、その第 1 層間絶縁膜 66 とゲート絶縁膜 62 とを選択的に除去して、第 1 活性層 61 のソース領域が露出されて第 3 接触ホール 67 が形成されるようにパターニングする。そして、図 10f に示すように、第 1 層間絶縁膜 66 を含めた基板 60 の全面に金属を堆積し、パターニングして第 3 接触ホール 67 を介して第 1 活性層 61 と連結されるようにデータライ

ン 6 8 を形成する。次いで、データライン 6 8 を含めた基板 6 0 の全面に第 2 層間絶縁膜 6 9 を堆積し、第 1 及び第 2 層間絶縁膜 6 6、6 9 を選択的に除去してゲート電極 6 3 が露出されるように第 4 接触ホール 7 0 を形成する。

【0024】そして、図 10 g に示すように、第 2 層間絶縁膜 6 9 を含めた基板 6 0 の全面に第 2 ゲート電極物質を堆積し、パターニングして第 4 接触ホール 7 0 を介してゲート電極 6 3 と連結されるようにゲートライン 7 1 を形成する。このとき、ゲートライン 7 1 は、抵抗が非常に低い金属系物質を使用する。次いで、図 10 h に示すように、第 1 及び第 2 活性層 6 1、6 1' の内部の種々の欠陥を無くして薄膜トランジスタの性能を向上させるための水素化工程を行い、ゲートライン 7 1 を含めた基板 6 0 の全面に保護膜 7 2 を形成する。

【0025】

【発明の効果】上述したように、本発明に従う液晶表示装置は以下のような効果を有する。蓄積キャパシタ領域をトランジスタ領域と分離したので、蓄積キャパシタを活性層・ゲート絶縁膜・画素電極で構成でき、したがって、蓄積キャパシタが透明となり、開口率が向上し、高画質を有する液晶表示装置となる。薄膜トランジスタのゲート電極を不純物の含有される多結晶シリコンで形成し、ゲートラインは抵抗が非常に低い金属系物質を使用することにより、ゲートラインの抵抗を大幅に低くしたので、高密度、高画質の液晶表示装置となる。薄膜トランジスタのゲート電極を多結晶シリコンで形成するため、水素化工程時に、水素がゲート電極を介して垂直に拡散され、水素化が容易である。また、本発明の製造方法によれば、上記した開口率を高め、高密度、高画質と

した液晶表示装置を製造することができる。さらに、本発明製造方法は、薄膜トランジスタのソース/ドレイン領域を決めるとき、自動的に蓄積キャパシタの下部電極領域が形成される。

【図面の簡単な説明】

【図 1】 一般的な液晶表示装置の回路図、

【図 2】 従来の技術に従う液晶表示装置のレイアウト図、

【図 3】 図 2 の I - I 線上の液晶表示装置の製造工程を示す工程断面図、

【図 4】 図 2 の I - I 線上の液晶表示装置の製造工程を示す工程断面図、

【図 5】 a は本発明の第 1 の実施の形態に従う液晶表示装置の回路図、b は本発明の第 1 の実施の形態に従う液晶表示装置のレイアウト図、

【図 6】 図 5 b の II - II 及び III - III 線上の液晶表示装置の製造工程を示す工程断面図、

【図 7】 図 5 b の II - II 及び III - III 線上の液晶表示装置の製造工程を示す工程断面図、

【図 8】 本発明の第 2 の実施の形態に従う液晶表示装置のレイアウト図、

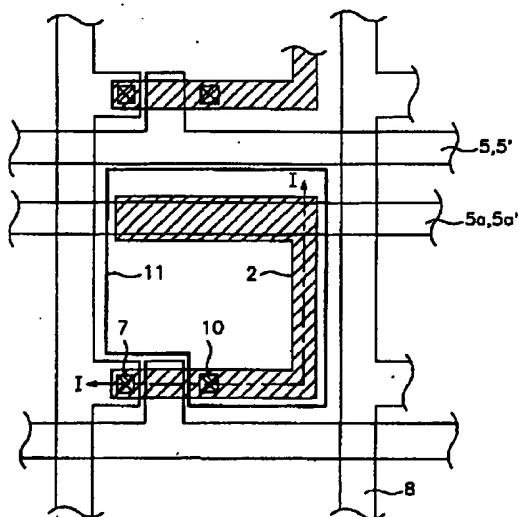
【図 9】 図 8 の IV - IV、V - V、VI - VI 線上の液晶表示装置の製造工程を示す工程断面図である。

【図 10】 図 8 の IV - IV、V - V、VI - VI 線上の液晶表示装置の製造工程を示す工程断面図である。

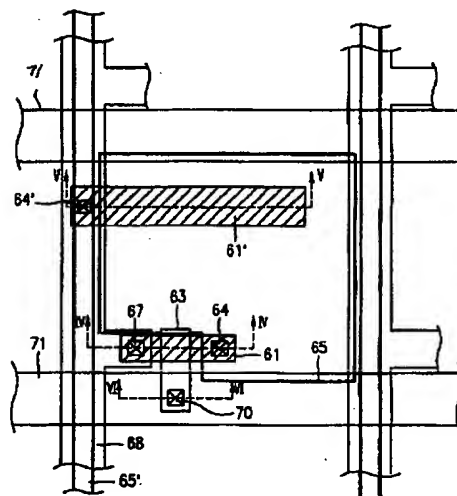
【符号の説明】

3 1 第活性領域、3 1' 第 2 活性領域、3 3 ゲート電極、3 5 第 1 画素電極、3 5' 第 2 画素電極、3 8 データライン、4 1 ゲートライン

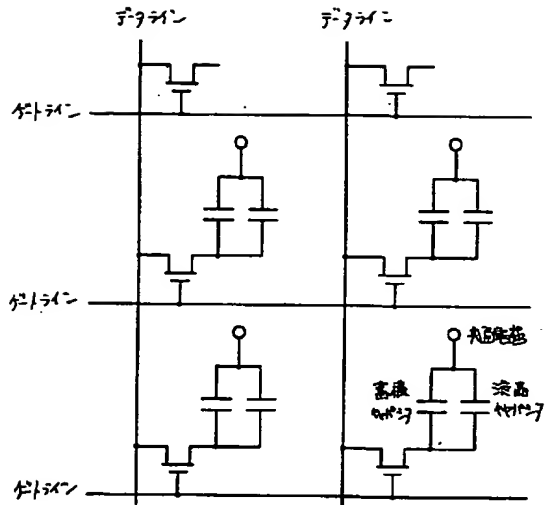
【図 2】



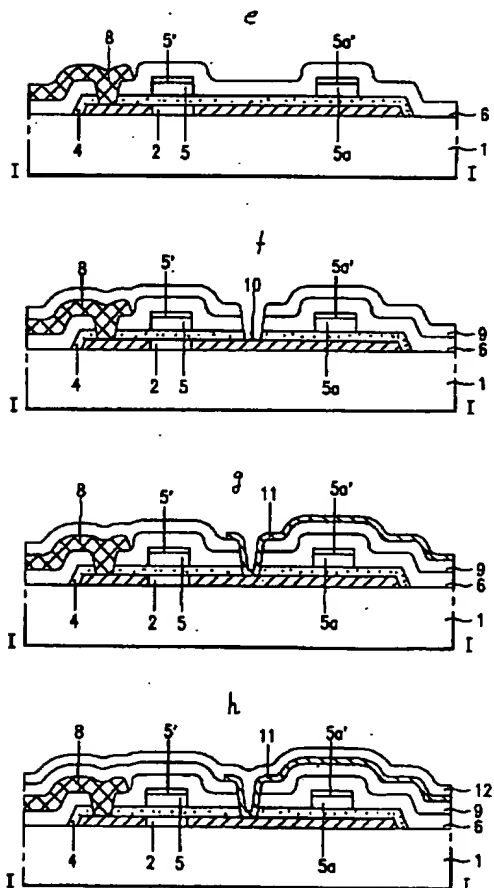
【図 8】



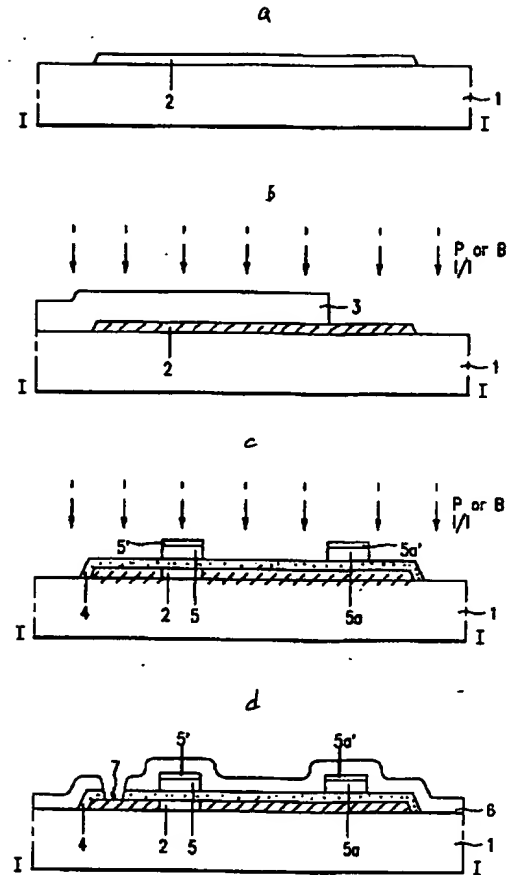
【図 1】



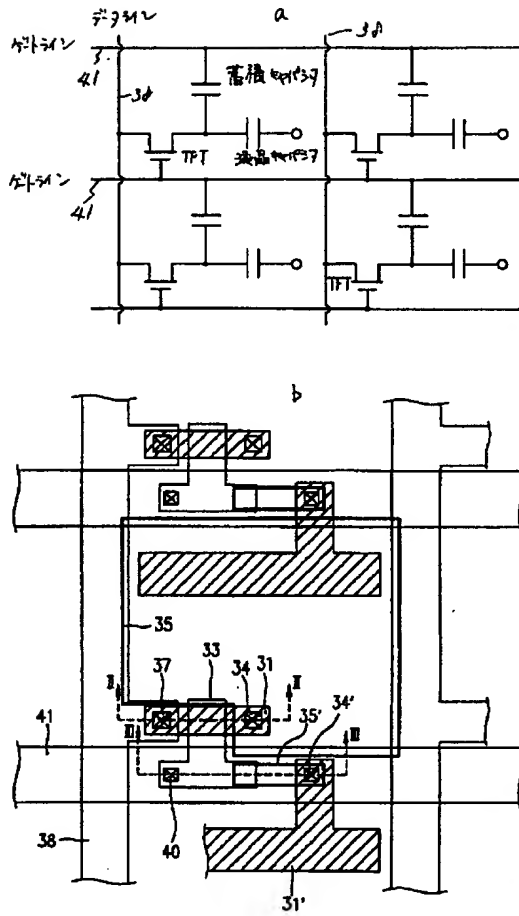
【図 4】



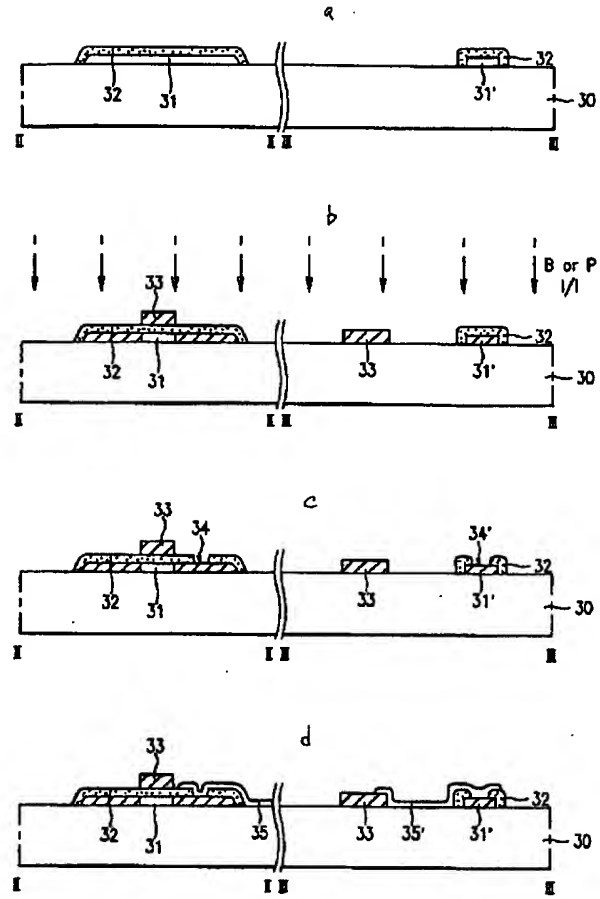
【図 3】



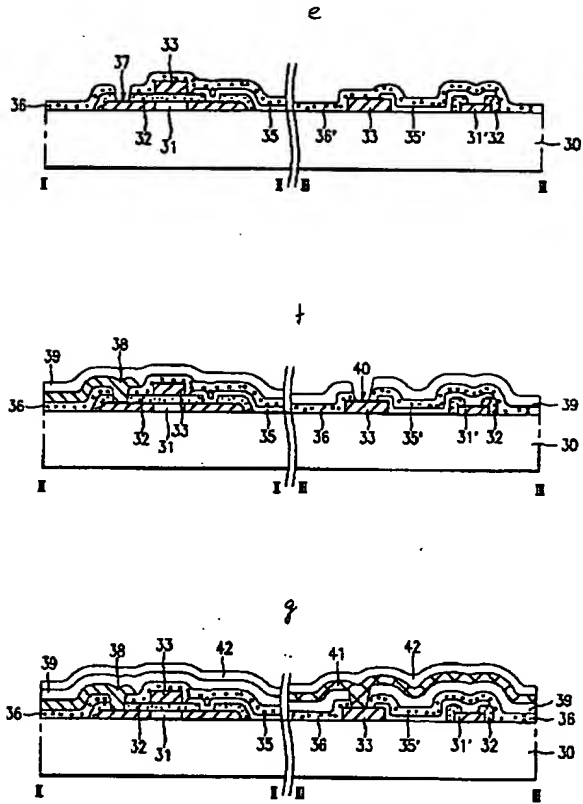
【図5】



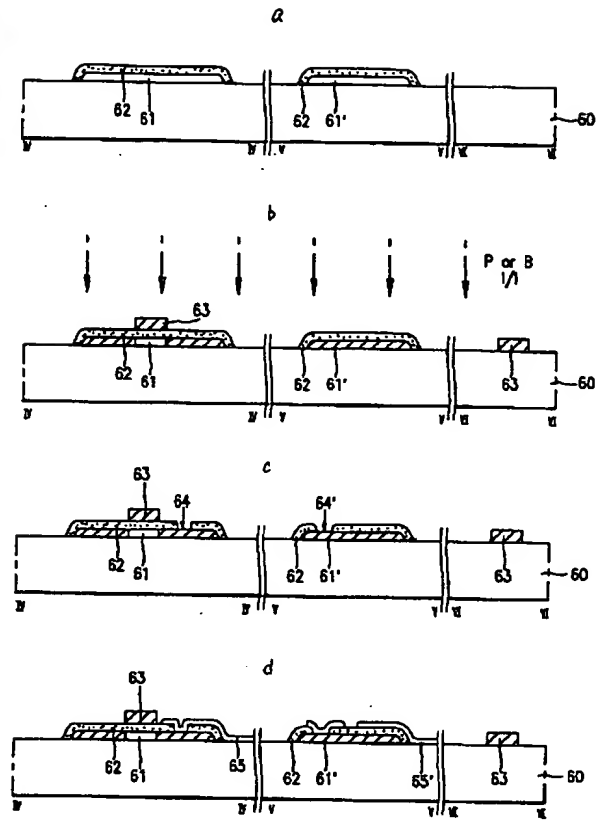
【図6】



【图7】



【图9】



【図 10】

